

大域ディペンダブル情報基盤プロジェクト ディペンダブルアーキテクチャグループ

平木 敬

情報理工学系研究科コンピュータ科学専攻

概要

コンピュータシステムが進化し、人間社会にとり無くてはならないものになりつつある現在、ディペンダブルなコンピュータシステムの実現は大きな研究開発課題となっている。大域ディペンダブルプロジェクトのディペンダブルアーキテクチャグループは、アーキテクチャレベルからシステムプログラムレベルまでの種々の方法を総合して、機械的な意味で壊れない、エラーを発生しないだけでなく、ユーザからの操作やアプリケーションを含めたシステムとしてディペンダブルなシステムを探求する。

平成14年度は、プロジェクトの第一年度として、田中、坂井、南谷、中村、平木研究室がディペンダブルアーキテクチャの研究開発に取り組んだ。

1 はじめに

ディペンダブルなシステムの構築には人間とコンピュータ間で誤解のないインタフェース、バグの無いアプリケーションソフトウェアから、故障が発生し難く、故障の発生を検出し、故障が発生しても動作しつづけるシステムに至る広い範囲のディペンダビリティに関する問題を解決することが求められる。

21世紀 COE プログラムの大域ディペンダブルプロジェクトでは、アーキテクチャからシステムソフトウェアによる様々なディペンダビリティを増加させる方式の研究開発を実施する。

平成14年度では、ディペンダブルアーキテクチャを要素故障が発生しても動作を継続するプロセッサアーキテクチャ、性能とディペンダビリティの両立を実現するプロセッサアーキテクチャ、および クラスタコンピュータを高信頼化するソフトウェアの3つの観点から扱った。

2 高耐故障プロセッサの研究(平木)

高耐故障プロセッサの研究では、プロセッサを構成する要素回路ブロックが故障した場合、CPU回路を組替え、機能を縮小するとともに、縮小した機能を組み合わせてアプリケーションソフトウェアが要求する機能・性能を実現する方式を提案し、シミュレーションを行った。この高耐故障プロセッサ方式は、宇宙空間や高山、深海など人間が修理に行くこ

とが不可能な場所で長期間動作させることが必須である応用分野において大きな意義があるとともに、ソフトウェアとハードウェアの協調により回路規模の最適な縮小を行うことを特色としている。平成15年度以降は、最適方式を更に追求するとともに、FPGAを用いたブレッドボードモデルを構築する予定である。

3 リンフィギュラブルユニットを用いたディペンダブルプロセッサの研究(田中、坂井)

ここではマイクロプロセッサレベルでのディペンダビリティを対象とし、システムLSIに再構成可能ユニットを組み込み、CPUと機能分散することで、性能とディペンダビリティの両面を向上させるプロセッサアーキテクチャ(コデザインを含む)の研究を行っている。その初年度として、再構成可能ユニットの基本構成と処理のわりつけ方式の検討を行い、ベンチマークを実装してその初期的評価を行った。提案する方式を高性能・高信頼性が不可欠である応用分野である暗号、フィルター、画像圧縮の分野に適用しその有効性を確認することができた。

4 高信頼 HPC クラスタの研究(南谷、中村)

本研究では、高信頼 HPC クラスタシステムの実現を目指し、そのためにまず高速チェックポイント機構の実現を目指す。具体的には、クラスタシステムにおけるチェックポイントの問題点を整理するために、ソースが一般に公開されているSCore クラスタシステムをまず取り上げた。

SCore のチェックポイント機構は、チェックポイントに要する時間をノード数に関わらず一定にできるため、大規模なクラスタシステムにも適用できるという利点を持つ。一方、低い実効ネットワークバンド幅のために一回のチェックポイントに非常に長時間かかるという欠点を持つことも明らかになった。

平成15年度以降は、この問題について他の環境での比較実験やSCore-Dの改造により更に調査を進め、我々の最終目標である、高信頼 HPC クラスタシステムを実現する。