

MOSFET を用いたニューロン電子回路モデル

RA 竹本享史

新領域創成科学研究科複雑理工学専攻

概要

ギャップジャンクション(GJ)結合系ニューロンモデルをアナログ電子回路で実装することで、遍歴カオスが観測できる全く新しい概念の半導体カオスデバイスを設計する。ただし、アナログ回路による実装ではノイズ付きカオスになるが、自然界ではノイズ付きカオスが一般的であるため、この意味でもこの実装は興味深い。また今回の設計では、内部パラメータの変更により、クラス I*, “狭いチャンネル” なしのクラス I, クラス II など様々なニューロンモデルを実現できる。この機能により、GJ 結合系ニューロンモデルの試行錯誤の実験が容易に行なえ、この結果を理論研究にフィードバックすることで、理論研究にも貢献することができる。

1 はじめに

1980 年頃から現在に至るまで、生体のニューロンを模倣した様々な回路が提案され、Neuromorphic Hardware として研究されてきた。それらの回路の中には、Hodgkin-Huxley (HH) モデルのような神経膜のイオンチャネルのダイナミクスを詳細に模倣した Conductance-based model の実装や、integrate-and-fire (I&F) モデルのようなニューロンのスパイクの発生機構を単純に表現した Phenomenological model の実装などがある。I&F モデルは非常に単純であり、大規模なネットワークの挙動を研究するには非常に便利であるが、現実のニューロンはより複雑なダイナミクスを持つと考えられる。一方、HH モデルはニューロンの電気的な特性を詳細に表現しているが、このモデルは 4 次元の非線形微分方程式からなるため、数学的な解析が非常に困難である。

Hodgkin によると、発火特性の違いから生物ニューロンはクラス I・クラス II の 2 つのクラスに分類される。ニューロンは外部からの注入電流を

大きくすると、ある閾値においてスパイク発火が生じるが、クラス I ではその開始時に発火率が非常に低いのにに対し、クラス II では最初から非常に高い頻度で発火する。この違いは数理的な見地からは、クラス I ではサドル・ノード分岐、クラス II ではサブクリティカル・ホップ分岐という異なったスパイク発生機構として表れる。これらの分岐構造の違いは各変数の時間発展を位相平面で容易に視覚化できる 2 変数モデルでも実現できることが知られている。

ニューロン同士の結合には神経伝達物質を介在して結合する化学シナプスとニューロン同士が直接結合する電気シナプス (GJ:ギャップジャンクション) があるが、電気結合は従来下等生物などには存在するが、哺乳類等の高等生物には存在しないと考えられていた。しかし近年になって、大脳新皮質における抑制性介在細胞間において、膨大な量の電気結合の存在が報告され[1]、その脳の符号化・情報表現に果たしている機能的役割、GJ で結合された抑制系でのシステムレベルでの動力学についての注目が集まっている。Fujii らの研究によると、主に“狭いチャンネル”と呼ばれる位相構造によって特徴付けられるクラス I のサブクラスであるクラス I*ニューロンの GJ 結合系は、一定の条件下で顕著な時空カオスを内包している[2]。個々のクラス I*ニューロンは、規則的なスパイク発火することに注意すると、この時空カオスは結合系においてはじめて創発的に発生する動力学である。

本研究では、ニューロンを 2 変数の単純な位相構造で表現した MOSFET による電子回路ニューロンモデルの設計を試みた。設計する回路は、抵抗値を変えることで、クラス I*, “狭いチャンネル” なしのクラス I, クラス II へと容易にニューロンモデルを変更できる。また、低消費電力・数理モデル構築の容易さなどの利点から、MOSFET はサブスレッショルド領域で動作させる。さらに、

本回路は標準的な CMOS 半導体プロセスで集積回路化可能なため、将来比較的大規模なネットワークの構築が可能である。

2 電子回路設計

電子回路ニューロンモデルは逆 N 型非線形抵抗回路、U 型非線形抵抗回路、線形の電圧-電流変換器の 3 つの主要回路を組み合わせることで実現した [3][4]。ニューロンの特性を決定するナルクラインを実現するための回路の入出力特性は、外部電圧や抵抗値の値を変えることで、容易に変更できる設計とした。その機能により、本モデルはクラス I* だけではなく、“狭いチャンネル”なしのクラス I、クラス II などとも実現可能である。

各回路の実装は個別部品 (NEC : uPA602 / uPA603) を用いて設計し、PSPICE シミュレーションによって動作特性の評価を行なった。各パラメータの設定の下で、クラス I、クラス II を特徴付ける分岐特性が確認できた (図 1 参照)。

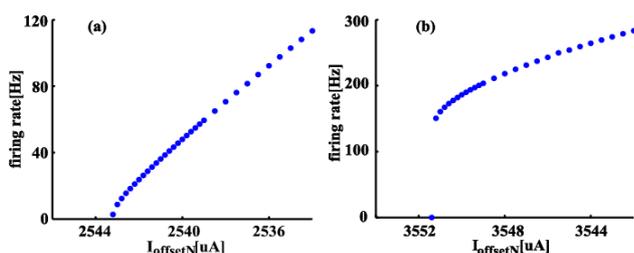


図 1: 電子回路ニューロンの入力電流の強度と発火頻度の関係。(a)クラス I*における分岐特性例。(b)クラス II における特性例。

また、本回路を 1 次元的に 20 個並べ、互いに隣の細胞と GJ で結合した系を考え、膜電位の推移を観測した。時刻 0 では電子回路ニューロンの各キャパシタにわずかな電荷の違いが存在し、時刻が進むにつれてそのわずかな初期値の錯乱がやがて時空間カオス的な動力学へと移行する過程が確認できた (図 2 参照)。

GJ を持たない個々のニューロンは規則的なスパイク発火を示すことに注意すると、この時空間カオスの挙動は、結合系においてはじめて想起する動力学である。

3 展望

個別部品による実装が終わり、現在、より大規模なネットワークの構築を目指して、設計した電子回路ニューロンモデルの集積回路化を進めて

いるところである。集積回路化により、小型化・低消費電力化が期待できるだけでなく、その量産効果により、設計したカオスデバイスが安くかつ手軽に使えるようになるので、新たな工学分野の開拓や応用製品の開発も期待できる。また分岐解析などで、電子回路ニューロンモデルで観測された時空間カオスの数理的な解析も同時に進める予定である。

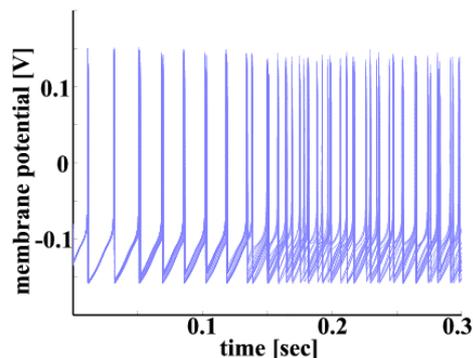


図 2: 1 次元的に 20 個の電子回路ニューロンを GJ で結合した膜電位の推移。

参考文献

[1] Galarreta M. and Hestrin S., A network of fast spiking cells in the neocortex connected by electrical synapses., *Nature*, Vol. 402, pp. 72-75, 1999.

[2] H. Fujii and I. Tsuda, Itinerant dynamics of class I* neurons coupled by gap junctions., *COMPUTATIONAL NEUROSCIENCE: CORTICAL DYNAMICS LECTURE NOTES IN COMPUTER SCIENCE*, Vol.3146, pp. 140-160, 2004

[3] Takashi Takemoto, Takashi Kohno and Kazuyuki Aihara, MOSFET Implementation of Class I* Neurons Coupled by Gap Junctions, *AROB 10th symposium, Oral Presentation, B-Con Plaza, Beppu, Oita, JAPAN (2005)*.

[4] 竹本享史, 河野崇, 合原一幸, MOSFET を用いたニューロン電子回路モデル, *生産研究*, Vol 57, No. 2(2005), 2005 年 1 月 17 日受理